

## Važni koraci u n-well CMOS procesu, po redosledu

primer prema webcourse D. Mlinek, Y. Leblebici, poglavlja 2.2 i 2.3

Integrисано коло може да се посматра као више слојева структура: додирног силицијума, полисилицијума (поликристалног силицијума) (*polysilicon*), метала и изолаторског силицијум диоксида. Слојеви структуре се израђују један по један, почеvши од најближих подлоге. За уоблиčавање структуре сваког од слојева користи се фотопоступак који се назива литографија (*lithography*). У наредном тексту су по редоследу обављана наведени важни кораци у *n-well* CMOS процесу.

1.) Formiranje дебelog силицијум диоксида (*field oxide*) термичком оксидацијом, на целој површини умерено додирног силицијумског подлоге *p*-типа. Дебљина подлоге од 0,25 до 1 mm. Дебљина дебelog оксида око 1 μm.

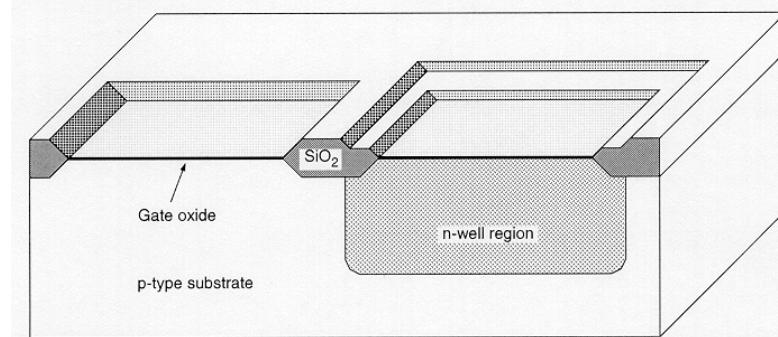
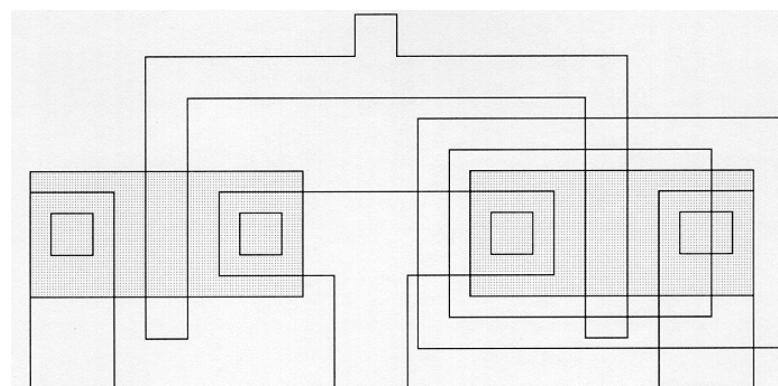
2.) Nanošenje слоја фотрезиста (*photoresist*) (позитивне фотомулзии оsetljive на утврђену светлост). Затим експонирање фотрезиста кроз маску (*mask*) *n-well* области. Спирање осветљених области фотрезиста растварачем. На крају негово отворење.

Овакви литографски кораци понављају се за сваки од слојева.

3.) Formiranje *n-well* области имплантацијом атома донора кроз прозоре (*window*) у оксиду који су претходно добијени нагриданjem.

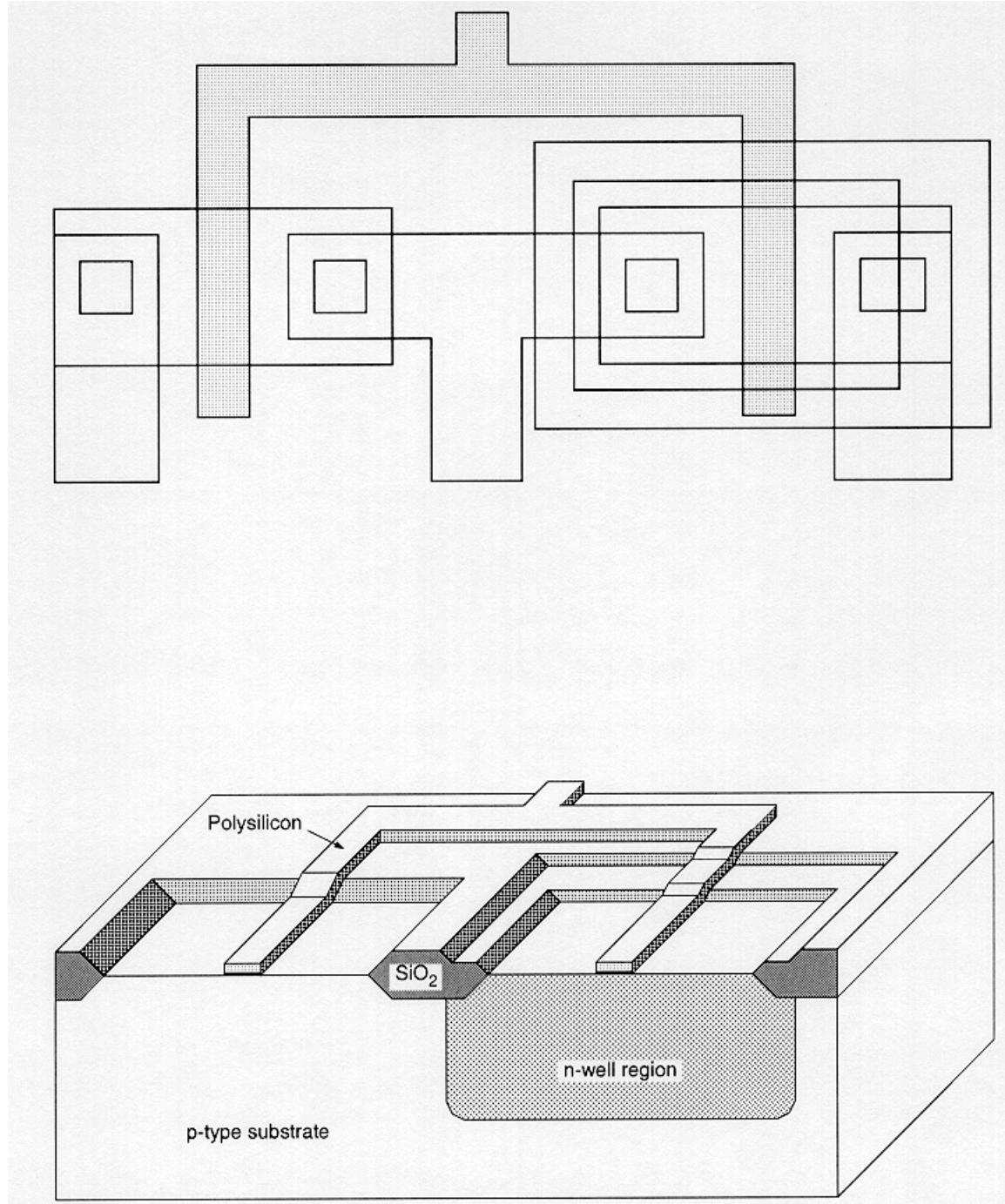
4.) Задавање активних области подлоге прозорима у оксиду и затим формирање оксида гејта (*gate oxide*) на површини тих области.

Дебљина и квалитет оксида гејта су два најкритичнија параметра ове производње, јер одређују параметре MOS транзистора укључујући и његову pouzdanost. Дебљина оксида гејта око 10 nm.



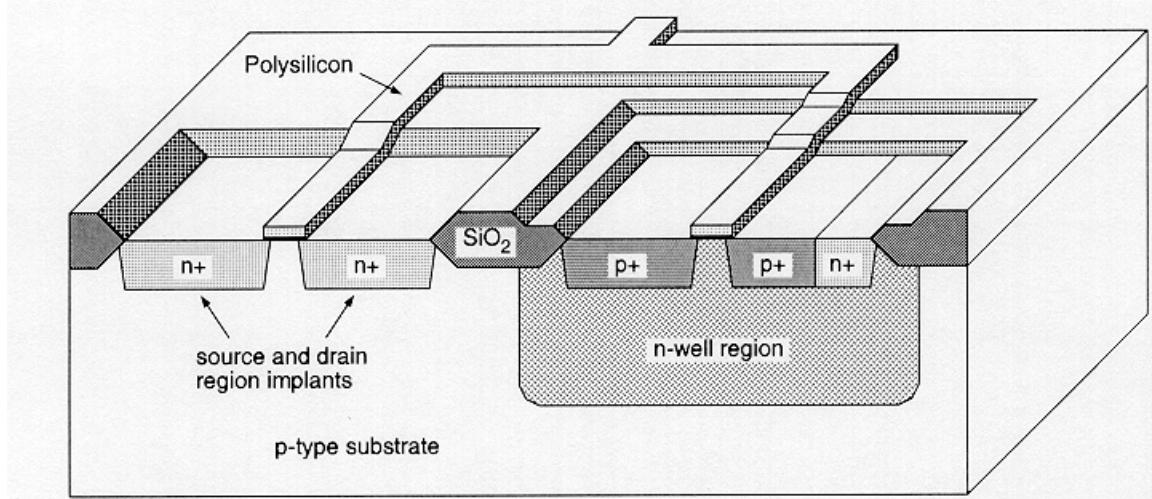
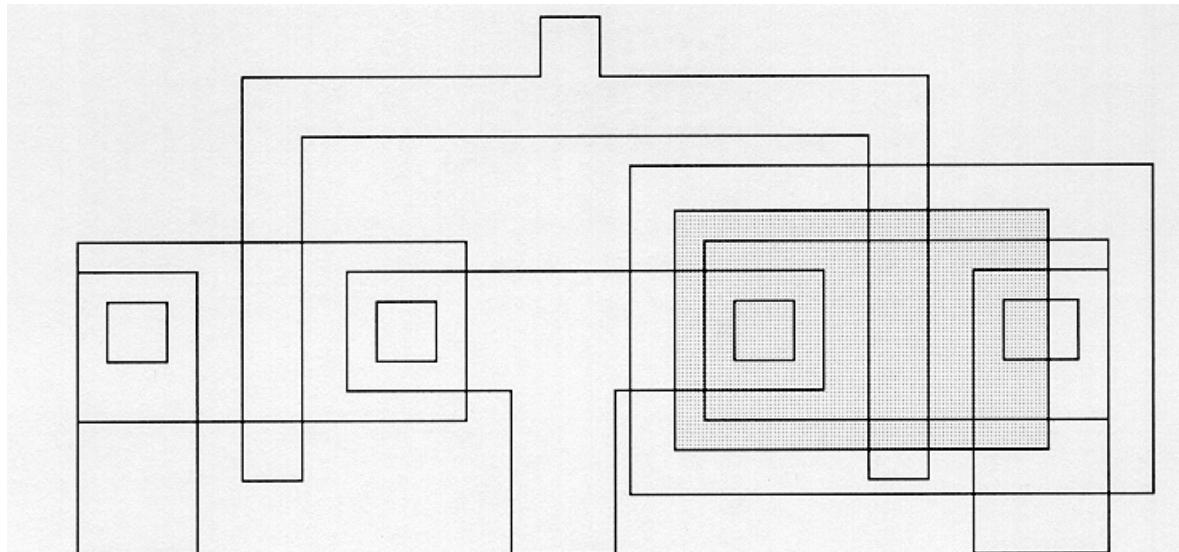
5.) Deponovanje (postupkom CVD) polisilicijuma i zatim formiranje struktura nagrzanjem (*dry plasma*). Takođe nagrzanje oblasti oksida gejta koje nisu pokriveni polisilicijumom. Debljina polisilicijuma od oko  $0,5\text{ }\mu\text{m}$  do više od  $2\text{ }\mu\text{m}$ . Minimalna širina polisilicijuma tj. minimalna dužina kanala (*channel length*) MOS tranzistora od desetih delova mikrometra do  $2\text{ }\mu\text{m}$ .

Minimalna dužina kanala određuje: maksimalni broj kapija (*gates*) po jedinici površine, kašnjenje i napon napajanja. Npr. minimalna dužina kanala od  $0,25\text{ }\mu\text{m}$  omogućava oko 50000 kapija po kvadratnom milimetru, kašnjenje invertora od oko 50 ps i zahteva napon napajanja od 2,5 V.

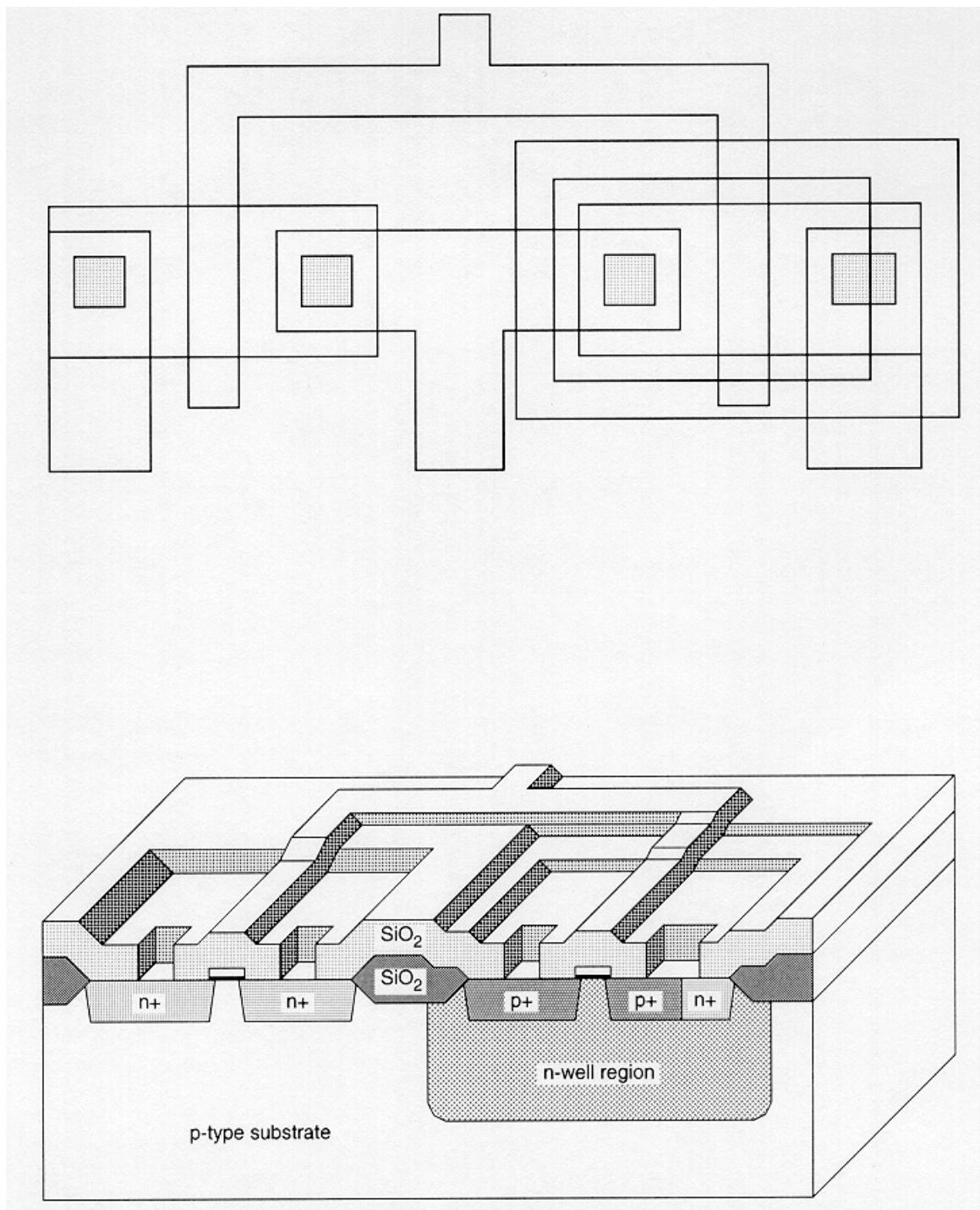


6.) Formiranje n+ oblasti (i ujedno smanjenje električne otpornosti polisilicijuma) dopiranjem visokom koncentracijom donora. Značajno je da prethodno formiran gejt tačno određuje kanal odnosno drejn i sors. Dubina implantacije oko 1  $\mu\text{m}$ .

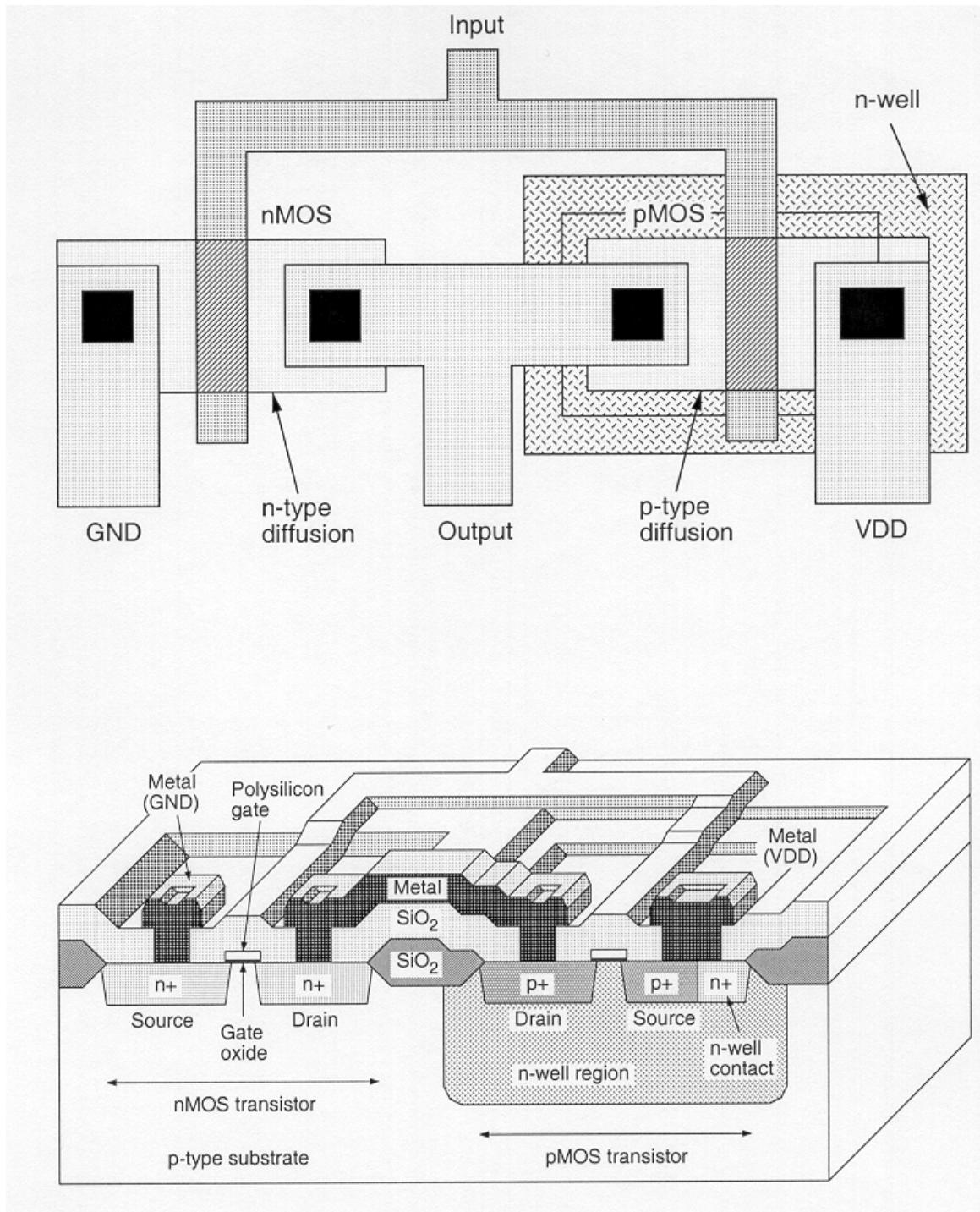
7.) Formiranje p+ oblasti.



8.) Deponovanje (CVD) izolacionog oksida silicijuma i u njemu nagrizanje prozora za kontakte (*contact*) između struktura u subtru i sledećeg formiranog sloja metala.



9.) Naparavanje aluminijuma, zatim formiranje struktura nagrzanjem. Iako površina *wafer-a* nije planarna neophodno je postići dovoljnu ujednačenost širine i debljine linija što je krajnje važno za pouzdanost.



10.) Uobičajeno je da se doda i drugi, ili drugi i treći sloj metala, sa odgovarajućim slojevima izolacionog oksida sa rupama (*via*) za međusobno povezivanje slojeva metala.

11.) Poslednji korak je deponovanje sloja za pasivizaciju preko cele površine *wafer-a*, izuzev preko metalnih površina za bondiranje (*pad*).

G. K., 21. 7 .2000., 23. 7. 2000., 14. 10. 2000., 21. 7. 2001.